

Минобрнауки России
**ФЕДЕРАЛЬНОЕ ГОСУДАРСТВЕННОЕ БЮДЖЕТНОЕ ОБРАЗОВАТЕЛЬНОЕ УЧРЕЖДЕНИЕ
ВЫСШЕГО ОБРАЗОВАНИЯ
«ВОРОНЕЖСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ»
(ФГБОУ ВО «ВГУ»)**



УТВЕРЖДАЮ
Заведующий кафедрой
Борисов Дмитрий Николаевич
Кафедра информационных систем
28.02.2022

РАБОЧАЯ ПРОГРАММА УЧЕБНОЙ ДИСЦИПЛИНЫ

Б1.В.02 Администрирование и программирование микропроцессорной техники

1. Код и наименование направления подготовки/специальности:

09.04.02 Информационные системы и технологии

2. Профиль подготовки/специализация:

Анализ и синтез информационных систем

3. Квалификация (степень) выпускника:

Магистратура

4. Форма обучения:

Очная

5. Кафедра, отвечающая за реализацию дисциплины:

Кафедра информационных систем

6. Составители программы:

Борисов Дмитрий Николаевич (borisov@cs.vsu.ru)

7. Рекомендована:

протокол НМС № 3 от 25.02.2022

8. Учебный год:

2022-2023

9. Цели и задачи учебной дисциплины:

Дисциплина знакомит студентов с принципами администрирования и программирования цифровых процессоров обработки сигналов (сигнальными процессорами) и микроконтроллерами, а также с основами теоретических положений цифровых методов обработки сигналов. В ней рассматриваются основные типы сигнальных процессоров, работа их функциональных узлов, а также конвейерное выполнение команд, аппаратная реализация программных функций, организация памяти, особенности администрирования и программирования системы на кристалле 1892ВМ14Я (процессор «мультикор») компании Элвис (АО НПЦ «ЭЛВИС»).

10. Место учебной дисциплины в структуре ООП:

Дисциплина в рамках части, формируемой участниками образовательных отношений блока Б1. Для успешного освоения необходимо предварительное изучение следующих дисциплин: математический анализ, введение в программирование.

11. Планируемые результаты обучения по дисциплине/модулю (знания, умения, навыки), соотнесенные с планируемыми результатами освоения образовательной программы (компетенциями выпускников) и индикаторами их достижения:

Код и название компетенции	Код и название индикатора компетенции	Знания, умения, навыки
<p>ПК-10 Способен определять варианты структур программного обеспечения информационных систем (программного средства), необходимые информационные потоки и исследовать варианты структур с использованием моделей различного уровня</p>	<p>ПК-10.1 Умеет проводить анализ внешнесистемных требований, возможностей их реализации, определяет концептуальный и функциональный облик системы (программного средства), выявление и анализ известных аналогов</p>	<p>Уметь: проводить анализ внешнесистемных требований, возможностей их реализации, определяет концептуальный и функциональный облик системы (программного средства), выявление и анализ известных аналогов</p>
<p>ПК-10 Способен определять варианты структур программного обеспечения информационных систем (программного средства), необходимые информационные потоки и исследовать варианты структур с использованием моделей различного уровня ПК-10 Способен определять варианты структур программного обеспечения информационных систем (программного средства), необходимые информационные потоки и исследовать варианты структур с использованием моделей различного уровня</p>	<p>ПК-10.2 Умеет проводить формирование вариантов структуры системы (программного средства) и и разрабатывает варианты реализации их реализации в рамках предлагаемых алгоритмических и программных решений</p> <p>ПК-10.3 Умеет проводить исследование альтернативных вариантов построения системы (программного средства) с использованием моделей различного уровня</p>	<p>Уметь: проводить формирование вариантов структуры системы (программного средства) и разрабатывать варианты их реализации в рамках предлагаемых алгоритмических и программных решений</p> <p>Уметь: проводить исследование альтернативных вариантов построения системы (программного средства) с использованием моделей различного уровня</p>
<p>ПК-14 Способен проектировать архитектуру программного средства</p>	<p>ПК-14.2 Умеет определять способы взаимодействия между программными подсистемами программного средства</p>	<p>Уметь: определять способы взаимодействия между программными подсистемами программного средства</p>

Код и название компетенции	Код и название индикатора компетенции	Знания, умения, навыки
ПК-5 Способен организационно и технологически обеспечивать проектирование и дизайн ИС	ПК-5.1 Умеет обеспечивать соответствие проектирования и дизайна ИС принятым стандартам и технологиям	Уметь: обеспечивать соответствие проектирования и дизайна ИС принятым стандартам и технологиям
ПК-5 Способен организационно и технологически обеспечивать проектирование и дизайн ИС ПК-7 Способен разрабатывать стратегии проектирования, определением целей проектирования, критериев эффективности, ограничений применимости	ПК-5.2 Умеет назначать и распределять ресурсы проектирования и дизайна ИС ПК-7.1 Знает современные технологии управления проектами, управление изменениями, инструменты и методы управления заинтересованными сторонами проекта, современные стандарты информационного взаимодействия систем, основы менеджмента, в том числе менеджмента качества, механизмы бизнес-процессов организации	Уметь: назначать и распределять ресурсы проектирования и дизайна ИС Знать: современные технологии управления проектами, управления изменениями, современные стандарты информационного взаимодействия систем

12. Объем дисциплины в зачетных единицах/час:

3/108

Форма промежуточной аттестации:

Зачет с оценкой, Контрольная работа

13. Трудоемкость по видам учебной работы

Вид учебной работы	Семестр 1	Всего
Аудиторные занятия	54	54
Лекционные занятия	18	18
Практические занятия		0
Лабораторные занятия	36	36
Самостоятельная работа	54	54
Курсовая работа		0
Промежуточная аттестация	0	0
Часы на контроль		0
Всего	108	108

13.1. Содержание дисциплины

п/п	Наименование раздела дисциплины	Содержание раздела дисциплины	Реализация раздела дисциплины с помощью онлайн-курса, ЭУМК
Лекции			
1.1	Компьютерные архитектуры обработки сигналов	Общие принципы построения сигнальных процессоров и особенности их архитектуры. Архитектура фон Неймана и гарвардская архитектура. Структура ARM. Структура процессора ЦПОС.	https://edu.vsu.ru/course/view.php?id=4610#section-2 https://edu.vsu.ru/course/view.php?id=4610#section-3
1.2	Архитектура ARM	Процессорное ядро ARM7. Основные положения. Конвейер. Регистры. Регистр текущего состояния программы. Режимы обработки исключительных ситуаций. Набор команд ARM7. Команды ветвления. Команды обработки данных. Команда обмена. Изменение регистров состояния. Программное прерывание. Модуль MAC. Набор команд THUMB.	https://edu.vsu.ru/course/view.php?id=4610#section-4 https://edu.vsu.ru/course/view.php?id=4610#section-5 https://edu.vsu.ru/course/view.php?id=4610#section-6 https://edu.vsu.ru/course/view.php?id=4610#section-7 https://edu.vsu.ru/course/view.php?id=4610#section-8 https://edu.vsu.ru/course/view.php?id=4610#section-9 https://edu.vsu.ru/course/view.php?id=4610#section-10

п/п	Наименование раздела дисциплины	Содержание раздела дисциплины	Реализация раздела дисциплины с помощью онлайн-курса, ЭУМК
1.3	Архитектура цифровых процессоров обработки сигналов	<p>Конвейерное выполнение команд.</p> <p>Аппаратная реализация программных функций.</p> <p>Параллельная работа различных функциональных узлов. Умножитель. Сдвигатели.</p> <p>Дополнительные арифметические устройства.</p> <p>Специализированные устройства генерации адреса. Аппаратная организация циклов.</p> <p>Использование нескольких АЛУ.</p> <p>Регистровые файлы.</p>	https://edu.vsu.ru/course/view.php?id=4610#section-11
1.4	Процессоры ЦОС с фиксированной и плавающей запятой. Существующие процессоры обработки сигналов	<p>Выбор цифрового процессора сигналов.</p> <p>Процессоры ADI (ADSP-2100), motorola (DSP56000), улучшенные стандартные процессоры ЦПОС (Enhanced-Conventional DSP), процессоры TMS320C55X фирмы TI, процессоры DSP16xxx фирмы Lucent, процессоры ЦПОС с архитектурой VLIW, процессоры TMS320C6xxx, процессор MSC810X (ядро SC140).</p>	https://edu.vsu.ru/course/view.php?id=4610#section-12
1.5	Суперскалярные и гибридные процессоры	<p>Процессор DSP5665x фирмы Motorola. Ядро TMS320c27x фирмы TI.</p> <p>Влияние архитектуры на возможности процессора</p>	https://edu.vsu.ru/course/view.php?id=4610#section-13

п/п	Наименование раздела дисциплины	Содержание раздела дисциплины	Реализация раздела дисциплины с помощью онлайн-курса, ЭУМК
1.6	Организация памяти цифровых процессоров обработки сигналов	Доступ к блокам памяти. Блоки памяти. Внешняя память. Разделение на отдельные области и модули. Обращение к памяти. Генерация тактов ожидания для медленной внешней памяти. Кэш. Защита содержимого памяти	https://edu.vsu.ru/course/view.php?id=4610#section-14
Лабораторные работы			
2.1	Прошивка Flash-памяти и установка BUILDROOT	Изучение прошивки Flash-памяти и установки операционной системы BUILDROOT для модуля (системы на кристалле) Салют-ЭЛ24Д компании НПЦ «ЭЛВИС»	https://edu.vsu.ru/course/view.php?id=4610#section-17
2.2	Прошивка Flash-памяти и установка ALT Linux	Изучение прошивки Flash-памяти и установки операционной системы ALT Linux для модуля (системы на кристалле) Салют-ЭЛ24Д компании НПЦ «ЭЛВИС» с возможностью подключения к локальной сети	https://edu.vsu.ru/course/view.php?id=4610#section-18
2.3	Прошивка Flash-памяти и установка ALT Linux с поддержкой сети WIFI	Прошивка Flash-памяти и установка операционной системы ALT Linux для модуля (системы на кристалле) Салют-ЭЛ24Д компании НПЦ «ЭЛВИС» с возможностью подключения к локальной сети с использованием беспроводной сети (WIFI)	https://edu.vsu.ru/course/view.php?id=4610#section-19

п/п	Наименование раздела дисциплины	Содержание раздела дисциплины	Реализация раздела дисциплины с помощью онлайн-курса, ЭУМК
2.4	Настройка работы беспроводного интерфейса в режиме точки доступа	Настройка работы беспроводного интерфейса в режиме точки доступа в операционной системе ALT Linux для модуля Салют-ЭЛ24Д	https://edu.vsu.ru/course/view.php?id=4610#section-20
2.5	Настройка работы модуля в роли веб-сервера	Настройка работы модуля Салют-ЭЛ24Д с операционной системой ALT Linux в роли веб-сервера	https://edu.vsu.ru/course/view.php?id=4610#section-21
2.6	Настройка работы модуля в роли файлового сервера	Настройка работы модуля Салют-ЭЛ24Д с операционной системой ALT Linux в роли файлового сервера	https://edu.vsu.ru/course/view.php?id=4610#section-22
2.7	Программирование системы на кристалле	Программирование модуля (системы на кристалле) Салют-ЭЛ24Д компании НПЦ «ЭЛВИС» с использованием среды разработки MCStudio4 и эмулятора MC-USB-JTAG	https://edu.vsu.ru/course/view.php?id=4610#section-23

13.2. Темы (разделы) дисциплины и виды занятий

№ п/п	Наименование темы (раздела)	Лекционные занятия	Практические занятия	Лабораторные занятия	Самостоятельная работа	Всего
1	Компьютерные архитектуры обработки сигналов	3		3	7	13
2	Архитектура ARM	3		7	10	20
3	Архитектура цифровых процессоров обработки сигналов	4		8	8	20

№ п/п	Наименование темы (раздела)	Лекционные занятия	Практические занятия	Лабораторные занятия	Самостоятельная работа	Всего
4	Процессоры ЦОС с фиксированной и плавающей запятой. Существующие процессоры обработки сигналов	3		7	10	20
5	Суперскалярные и гибридные процессоры	3		4	9	16
6	Организация памяти ARM и цифровых процессоров обработки сигналов	2		7	10	19
		18	0	36	54	108

14. Методические указания для обучающихся по освоению дисциплины

Внеаудиторная самостоятельная работа студентов включает проработку материалов лекций, изучение рекомендованной литературы, подготовку к лабораторным работам и их защитами, подготовку к устному опросу и зачету с оценкой.

Самостоятельная работа в аудитории выполняется под непосредственным руководством преподавателя. Для повышения эффективности руководства при проведении лабораторных занятий, призванных обеспечить выборочное использование лекционного материала для более глубокого изучения отдельных разделов дисциплины при решении соответствующих практических задач.

К лабораторным занятиям студенты должны изучить теоретический материал предметной области, основы программирования на языке С.

15. Перечень основной и дополнительной литературы, ресурсов интернет, необходимых для освоения дисциплины

№ п/п	Источник
1	Родыгин, А. В. Элементы микропроцессорных устройств : учебное пособие / А. В. Родыгин ; Новосибирский государственный технический университет. – Новосибирск : Новосибирский государственный технический университет, 2018. – 83 с. — Университетская библиотека онлайн : электронно-библиотечная система. — Режим доступа : https://biblioclub.ru/index.php?page=book_view_red&book_id=575009

№ п/п	Источник
2	Техника микропроцессорных систем в телекоммуникациях : учебное пособие / Н. С. Мальцева, П. С. Резников, Е. А. Барабанова [и др.]. — Астрахань : АГТУ, 2020. — 80 с. — ISBN 978-5-89154-691-2. — Лань : электронно-библиотечная система. — Режим доступа : https://reader.lanbook.com/book/223799#1

б) дополнительная литература:

№ п/п	Источник
1	Шамров М. И. Программирование микроконтроллеров семейства CORTEX-M: Учебное пособие / М. И. Шамров. - Издательство Российского университета транспорта, 2020. - 88 с. - Лань : электронно-библиотечная система. — Режим доступа : https://e.lanbook.com/reader/book/175969/#1
2	Баховцев И. А. Микропроцессорные системы управления устройствами силовой электроники : структуры и алгоритмы: учебное пособие. / И. А. Баховцев. Новосибирск: Изд-во НГТУ, 2018. - 219 с. - Университетская библиотека онлайн : электронно-библиотечная система. — Режим доступа : https://biblioclub.ru/index.php?page=book_view_red&book_id=576123

в) информационные электронно-образовательные ресурсы:

№ п/п	Источник
1	lib.vsu.ru ЗНБ ВГУ

16. Перечень учебно-методического обеспечения для самостоятельной работы

№ п/п	Источник
1	ЭУМК : Администрирование и программирование микропроцессорной техники. - Электронный университет ВГУ. - Режим доступа : https://edu.vsu.ru/course/view.php?id=4610

17. Образовательные технологии, используемые при реализации учебной дисциплины, включая дистанционные образовательные технологии (ДОТ), электронное обучение (ЭО), смешанное обучение):

Для успешного закрепления теоретического материала проводится тестирование после каждой лекции использованием платформы электронного университета ВГУ.

Среда разработки MCStudio4, операционная система buildroot, операционная система ALTLinux.

18. Материально-техническое обеспечение дисциплины:

Компьютерные классы факультета компьютерных наук, проектор для демонстрации теоретического материала. Системы на кристалле 1892BM14Я (модули Салют-ЭЛ24Д) компании Элвис (АО НПЦ «ЭЛВИС»).

19. Оценочные средства для проведения текущей и промежуточной аттестаций

Порядок оценки освоения обучающимися учебного материала определяется содержанием следующих разделов дисциплины:

№ п/п	Разделы дисциплины (модули)	Код компетенции	Код индикатора	Оценочные средства для текущей аттестации
1	Компьютерные архитектуры обработки сигналов	ПК-10	ПК-10.1	Тестовое задание 1
2	Архитектура ARM	ПК-10 ПК-7	ПК-10.2 ПК-7.1	Тестовое задание 1 Тестовое задание 2
3	Архитектура цифровых процессоров обработки сигналов	ПК-10 ПК-14	ПК-10.3 ПК-14.2	Тестовое задание 2
4	Процессоры ЦОС с фиксированной и плавающей запятой. Существующие процессоры обработки сигналов Суперскалярные и гибридные процессоры	ПК-5	ПК-5.1	Тестовое задание 2 Тестовое задание 3
5	Организация памяти ARM и цифровых процессоров обработки сигналов	ПК-5	ПК-5.2	Тестовое задание 2 Тестовое задание 3

Промежуточная аттестация

Форма контроля - Зачет с оценкой, Контрольная работа

Оценочные средства для промежуточной аттестации

Лабораторные работы после выполнения оцениваются преподавателем, и выставляется оценка «зачтено» при условии ответа на 80% вопросов преподавателя по предметной области лабораторной работы. По итогам лабораторных работ и устного ответа студента выставляется оценка «зачтено» или «не зачтено» по лабораторным работам всей дисциплины. К сдаче зачета с оценкой допускаются студенты, сдавшие 100% лабораторных работ.

Соотношение показателей, критериев и шкалы оценивания результатов обучения.

Критерии оценивания компетенций	Уровень сформированности компетенций	Шкала оценок
<i>Обучающийся в полной мере владеет понятийным аппаратом области микропроцессорной техники (теоретическими основами дисциплины), способен иллюстрировать ответ примерами, применять теоретические знания для решения практических задач</i>	<i>Повышенный уровень</i>	<i>Отлично</i>

Критерии оценивания компетенций	Уровень сформированности компетенций	Шкала оценок
<i>Обучающийся владеет понятийным аппаратом данной области (теоретическими основами дисциплины), способен формулировать основные понятия предметной области, но затрудняется приводить примеры, характеризующие особенности микропроцессорной техники</i>	<i>Базовый уровень</i>	<i>Хорошо</i>
<i>Обучающийся частично владеет теоретическими основами дисциплины, фрагментарно способен формулировать основные понятия предметной области, но затрудняется приводить примеры построения архитектуры микропроцессорной техники, системы команд микропроцессорной техники</i>	<i>Пороговый уровень</i>	<i>Удовлетворительно</i>
<i>Обучающийся демонстрирует отрывочные, фрагментарные знания, не понимает основных понятий в области микропроцессорной техники и допускает грубые в описании цифровых процессорах обработки сигналов.</i>	<i>-</i>	<i>Незачет</i>

20 Типовые оценочные средства и методические материалы, определяющие процедуры оценивания

20.1 Текущий контроль успеваемости

Контроль успеваемости по дисциплине осуществляется с помощью тестовых заданий

Перечень тестовых заданий

Тестовое задание 1

Вариант 1

1. Структура микропроцессорной системы.
2. Классификация микропроцессорных устройств по назначению и количеству выполняемых программ.
3. RISC архитектура системы команд.

Вариант 2

1. Компьютерные принципы построения микропроцессоров.
2. Классификация микропроцессорных устройств числу БИС, по структурному признаку.
3. VLIW архитектура системы команд.

Вариант 3

1. Конвейерный и суперскалярный подходы обработки данных.
2. Классификация микропроцессорных устройств по виду технологии изготовления.
3. MISC архитектура системы команд.

Тестовое задание 2

Вариант 1

1. Сигнальные процессоры. Структура сигнального процессора.
2. Аппаратная реализация программных функций сигнальных процессоров.
3. Стандартные процессоры ЦПОС.

Вариант 2

1. Конвейерное выполнение команд сигнальных процессоров.
2. Параллельная работа функциональных узлов сигнальных процессоров.
3. Улучшенные стандартные процессоры ЦПОС.

Вариант 3

1. Специальные методы адресации сигнального процессора.
2. Сигнальные процессоры с фиксированной и плавающей точкой.
3. Процессоры ЦПОС с архитектурой VLIW.

Тестовое задание 3

Вариант 1

1. Конвейер ARM7.
2. Режимы обработки исключительных ситуаций ARM7.
3. Команды обработки данных ARM7.
4. Программное прерывание ARM7.

Вариант 2

1. Регистры ARM7.
2. Набор команд ARM7.
3. Команда обмена ARM7.
4. Модуль MAC ARM7.

Вариант 3

1. Регистр текущего состояния программы ARM7.
2. Команды ветвления ARM7.
3. Изменение регистров состояния ARM7.
4. Набор команд THUMB ARM7.

20.2 Промежуточная аттестация

Промежуточная аттестация проводится в соответствии с Положением о промежуточной аттестации обучающихся по программам высшего образования. Промежуточная аттестация по итогам освоения дисциплины проводится в форме зачета с оценкой. Условиями для положительной итоговой оценки является выполнение всех лабораторных работ.

При оценивании результатов устного опроса и защиты лабораторных работ используется качественная шкала оценок. Оценивание результатов выполнения контрольных работ предполагает использование количественной шкалы.

При оценивании используется следующая шкала:

5 баллов ставится, если обучающийся демонстрирует полное соответствие знаний, умений, навыков приведенным в таблицах показателям, свободно оперирует приобретенными знаниями, умениями, применяет их при решении практических задач;

4 балла ставится, если обучающийся демонстрирует соответствие знаний, умений, навыков приведенным в таблицах показателям, но допускает незначительные ошибки, неточности, испытывает затруднения при решении практических задач;

3 балла ставится, если обучающийся демонстрирует неполное соответствие знаний, умений, навыков приведенным в таблицах показателям, допускает значительные ошибки при решении практических задач;

2 балла ставится, если обучающийся демонстрирует явное несоответствие знаний, умений, навыков приведенным в таблицах показателям.

При сдаче зачета с оценкой

оценка «отлично» - 5 баллов

оценка «хорошо» - 4 балла

оценка «удовлетворительно» - 3 балла

оценка «неудовлетворительно» - 2 балла.

Перечень вопросов к зачету с оценкой

Структура микропроцессорной системы. Классификация микропроцессорных устройств (по назначению, по количеству выполняемых программ, По числу БИС, по структурному признаку, по виду алгоритма работы, по характеру временной организации, по количеству одновременно выполняемых программ, по виду технологии изготовления). Технологии изготовления микропроцессоров. Компьютерные принципы построения микропроцессоров (архитектура фон Неймана, Гарвардская архитектура). Конвейерный и суперскалярный подходы обработки данных. Архитектуры системы команд (RISC, CISC, VLIW, MISC, EPIC). Архитектура RISC-микропроцессоров 3-го поколения. Сигнальные процессоры. Структура сигнального процессора. Конвейерное выполнение команд сигнальных процессоров. Аппаратная реализация программных функций сигнальных процессоров (умножитель, сдвигатели, дополнительные арифметические устройства, специализированные устройства генерации адреса, аппаратная организация циклов, использование нескольких АЛУ, регистровые файлы). Параллельная работа функциональных узлов сигнальных процессоров. Специальные методы адресации сигнального процессора. Комбинированные и специализированные команды сигнального процессора. Устройства ввода/вывода и периферии сигнального процессора. Сигнальные процессоры с фиксированной и плавающей точкой. Основные типы сигнальных процессоров. Стандартные процессоры ЦПОС (Conventional DSP): процессоры TI (Texas Instruments), процессоры ADI (ADSP-2100), процессоры Motorola (DSP56000). Улучшенные стандартные процессоры ЦПОС (Enhanced-Conventional DSP): процессоры TMS320C55X фирмы TI, процессоры DSP16xxx фирмы Lucent, процессор ADSP-2116x фирмы ADI. Процессоры ЦПОС с архитектурой VLIW: процессоры TMS320C6xxx. Процессор MSC810X (ядро SC140). Суперскалярные процессоры. Гибридные процессоры. Организация памяти ЦПОС. Доступ к блокам памяти. Блоки памяти сигнальных процессоров. Внешняя память сигнальных процессоров. Разделение на отдельные области и модули сигнальных процессоров. Обращение к памяти у сигнальных процессоров. Генерация тактов ожидания для медленной внешней памяти у сигнальных процессоров. Кэш память сигнальных процессоров. Защита содержимого памяти сигнальных процессоров. Процессорное ядро ARM7. Конвейер ядро ARM7. Регистры ядро ARM7. Регистр текущего состояния программы ядро ARM7. Режимы обработки исключительных ситуаций ядро ARM7. Набор команд ARM7. Команды ветвления ядро ARM7. Команды обработки данных ядро ARM7. Команда обмена ядро ARM7. Изменение регистров состояния ядро ARM7. Программное прерывание ядро ARM7. Модуль MAC ядро ARM7. Набор команд THUMB ядро ARM7.